

SECTION B : 60 MARKS***BAHAGIAN B : 60 MARKAH*****INSTRUCTION:**

This section consists of **FOUR (4)** structured questions. Answer **ALL** questions.

ARAHAN:

Bahagian ini mengandungi EMPAT (4) soalan berstruktur. Jawab semua soalan.

QUESTION 1CLO1
C1***SOALAN 1***

- (a) State the BCD 8421 code for 827_{10} .

Tentukan kod BCD 8421 bagi 827_{10} .

[3 marks]
[3 markah]

CLO1
C3

- b) By applying the correct method, convert the following numbers $A56.BD_{16}$ and $0111\ 0011\ 0001_{BCD}$ to octal number system.

Dengan menggunakan kaedah yang betul, tukarkan nombor-nombor $A56.BD_{16}$ dan $0111\ 0011\ 0001_{BCD}$ kepada system nombor oktal

[6 marks]
[6 markah]

CLO1
C3

- (b) Complete the 8-bit arithmetic operation of this decimal number in 2's complement.

Selesaikan operasi aritmetik 8-bit nombor perpuluhan dalam pelengkap 2.

$$45_{10} + (-37_{10})$$

[6 marks]
[6 markah]

QUESTION 2

SOALAN 2

CLO1
C1

- (a) Draw the symbol of 2-input EX-NOR gate, where A and B are the inputs and Y is the output and state the logic expression.

Lukis simbol bagi 2-input get EX-NOR di mana A dan B adalah input dan Y adalah output serta nyatakan persamaan logik.

[3 marks]
[3 markah]

CLO2
C3

- (b) Based on the truth table in Table 2B(b) below, produce the Boolean expression in Sum-of-Product (SOP) form and simplify the expression by using Boolean Algebra.

Berdasarkan kepada jadual kebenaran pada Jadual 2B(b) di bawah, hasilkan persamaan Boolean dalam bentuk Jumlah Hasil Tambah (SOP) dan permudahkan persamaan menggunakan Boolean Algebra .

A	B	C	Y
0	0	0	1
0	0	1	1
0	1	0	0
0	1	1	1
1	0	0	1
1	0	1	0
1	1	0	0
1	1	1	1

Table 2B (b) / Jadual 2B (b)

[6 marks]
[6 markah]

CLO2
C3

- (c) Complete the truth table and logic circuit for 2 to 4 lines decoder.

Lengkapkan jadual kebenaran dan litar logik bagi penyahkod 2 kepada 4 talian.

[6 marks]
[6 markah]

QUESTION 3

SOALAN 3

CLO2
C1

- (a) Draw the output, Q for the timing diagram in Diagram B3(a). Assuming the initial state, $Q_0 = 1$. (Sketch your answer in **Appendix 1**).

*Lukiskan keluaran, Q bagi rajah masa dalam Rajah B3(a). Anggapkan keadaan awal, $Q_0 = 1$. (Lakarkan jawapan dalam **Lampiran 1**).*

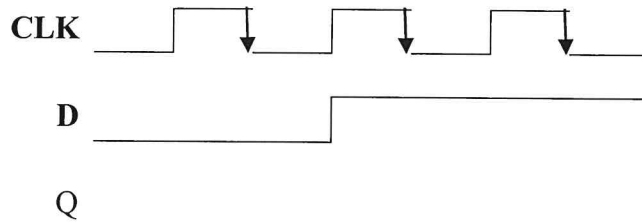


Diagram B3(a) / Rajah B3(a)

[3 marks]
[3 markah]

CLO2
C2

- (b) With the aid of a diagram and truth table, explain how D flip-flop can be built by using SR flip-flop.

Dengan bantuan gambarajah dan jadual kebenaran, terangkan bagaimana flip-flop D boleh dibina dengan menggunakan flip-flop SR.

[5 marks]
[5 markah]

CLO2
C3

- (c) Complete the output for T flip-flop as given in Table B3(c).

Lengkapkan keluaran bagi flip-flop T seperti yang diberi dalam Jadual B3(c).

Input T	Before Clock		After Clock	
	Q_n	\overline{Q}_n	Q_{n+1}	\overline{Q}_{n+1}
0	0	1		
1	0	1		
1				
0	0	1		
1	0	1		
1			0	1

Table B3(c) / Jadual B3(c)

[7 marks]
[7 markah]

QUESTION 4**SOALAN**CLO2
C2

- (a) Outline a logic circuit for 4-bit Ring Counter.

Lakarkan litar logik bagi 4-bit Pembilang Gelang.

[3 marks]
[3 markah]

CLO2
C3

- (b) The bit sequence 10011 is serially entered into a 5-bit parallel out shift register with an initial data of 10101. Complete the truth table for the data movement.

Turutan bit 10011 dimasukkan secara sesiri ke dalam 5-bit daftar anjakan selari yang mempunyai data mula 10101. Lengkapkan jadual kebenaran yang menunjukkan pergerakan data tersebut.

[6 marks]
[6 markah]

CLO2
C3

- (c) Draw a logic circuit for 4-bit multiplication shift register and give an example of multiplication data shifting.

Lukiskan litar logik bagi 4-bit daftar anjakan pendaraban dan berikan contoh anjakan data secara mendarab.

[6 marks]
[6 markah]

SECTION C : 30 MARKS***BAHAGIAN C : 30 MARKAH*****INSTRUCTION:**

This section consists of **TWO (2)** essay questions. Answer **ALL** questions.

ARAHAN:

Bahagian ini mengandungi DUA (2) soalan esei. Jawab semua soalan.

CLO2
C3

QUESTION 1***SOALAN 1***

A four-bit binary number is represented as A, B, C and D where D is the LSB(Least Significant Bit). These binary numbers are the input to a logic circuit that will produce a HIGH output whenever the binary number is greater than 0011 and lesser than 1100. From the respective logic circuit design, obtain the truth table for the above design problem. By using K-map, obtain the simplest Boolean expression and draw the logic circuit from the simplified expression.

Nombor binari 4-bit diwakili oleh A, B, C dan D di mana D adalah LSB(Nilai bit yang terkecil). Nombor binary ini adalah input kepada litar logik yang akan menghasilkan output TINGGI apabila nombor binari lebih besar daripada 0011 tetapi kurang daripada 1100. Daripada rekabentuk litar logik tersebut, bina jadual kebenaran bagi masalah rekabentuk di atas. Dengan menggunakan K-map, tentukan persamaan Boolean yang teringkas dan lukiskan litar logik daripada persamaan yang telah diringkaskan tersebut.

[15 marks]

[15 markah]

CLO2
C5**QUESTION 2****SOALAN 2**

Design a synchronous up counter that can count number 0, 1, 3, 5, 7 repeatedly by using negative edge triggered T flip-flop.

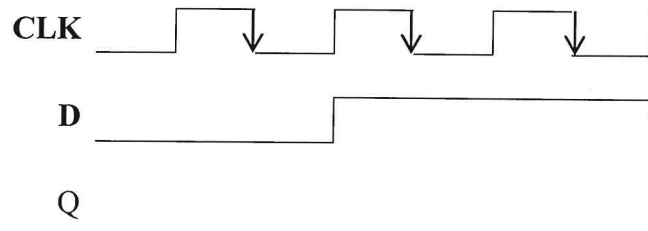
Rekakan sebuah litar pembilang segerak ke atas yang akan mengira nombor 0, 1, 3, 5, 7 berulang kali dengan menggunakan flip-flop T picuan pinggir negatif.

[15 marks]

[15 markah]

SOALAN TAMAT

LAMPIRAN 1 (KERTAS JAWAPAN)



LAMPIRAN 2

BCD- Binary Coded Decimal

Desimal	5421	5311	4221	3321	2421	8421	7421
0	0000	0000	0000	0000	0000	0000	0000
1	0001	0001	0001	0001	0001	0001	0001
2	0010	0011	0010	0010	0010	0010	0010
3	0011	0100	0011	0011	0011	0011	0011
4	0100	0101	1000	0101	0100	0100	0100
5	1000	1000	0111	1010	1011	0101	0101
6	1001	1001	1100	1100	1100	0110	0110
7	1010	1011	1101	1101	1101	0111	1000
8	1011	1100	1110	1110	1110	1000	1001
9	1100	1101	1111	1111	1111	1001	1010

ASCII Code

ASCII code stands for American Standard Code for Information Interchange. It is universally accepted and being used in most computers and other electronic devices. It allows manufacturers to standardize I/O hardware such as printers and keyboards.

MSB LSB	Binary	000	001	010	011	100	101	110	111
Binary	Hex	0	1	2	3	4	5	6	7
0000	0	NUL	DLE	sp	0	@	P	`	p
0001	1	SOH	Dc1	!	1	A	Q	a	q
0010	2	STX	Dc2	"	2	B	R	b	r
0011	3	ETX	Dc3	#	3	C	S	c	s
0100	4	EOQ	Dc4	\$	4	D	T	d	t
0101	5	END	Nak	%	5	E	U	e	u
0110	6	ACK	Syn	&	6	F	V	f	v
0111	7	BEL	Etb	'	7	G	W	g	w
1000	8	BS	Ca n	(8	H	X	h	x
1001	9	HT	Em)	9	I	Y	i	y
1010	A	LF	Sub	*	:	J	Z	j	z
1011	B	VT	Esc	+	;	K	[k	{
1100	C	FF	FS	,	<	L	\	l	
1101	D	CR	GS	-	=	M]	m	}
1110	E	SO	RS	.	>	N	^	n	~
1111	F	SI	US	/	?	O	-	o	DEL